

**Design and Implementation of an AC to DC Matrix Converter with  
High-Frequency Isolation and Power Factor Correction  
(for particle accelerator applications)**

by

**Rafael Garcia-Gil**

ISBN: 1-58112- 299-3

**DISSERTATION.COM**



Boca Raton, Florida  
USA • 2005

*Design and Implementation of an AC to DC Matrix Converter with High-Frequency Isolation  
and Power Factor Correction (for particle accelerator applications)*

Copyright © 2002 Rafael Garcia-Gil  
All rights reserved.

Dissertation.com  
Boca Raton, Florida  
USA • 2005

ISBN: 1-58112-299-3

# Agradecimientos

En primer lugar quiero dar las gracias a mi director de Tesis Dr. José Miguel Espí Huerta, por todo el apoyo prestado durante la realización de la presente Tesis Doctoral que, aunque a distancia, ha sido altamente eficiente. Todos los comentarios que puntualmente ha ido realizando del trabajo han sido realmente provechosos y de gran ayuda para que este trabajo llegase a su fin. También por haber sabido transmitirme sus conocimientos en el campo de la modelización y de los sistemas de control.

A los componentes del Laboratorio de Electrónica Industrial e Instrumentación (LEII) de la Universidad de Valencia, por orden alfabético: Silvia Casans, Enrique J. Dede, Juan Ejea, Vicente Esteve, Agustín Ferreres, José Jordán, Enrique Maset, Edith Navarro, Diego Ramírez y Esteban Sanchis. En especial al Catedrático Dr. Enrique J. Dede, cuyo apoyo y confianza en mi ha hecho posible que forme parte de este grupo de investigación. También una mención especial a Dr. Enrique Maset, por su dedicación desinteresada a todos los integrantes del grupo.

Al Ministerio de Ciencia y Tecnología que me concedieron una beca de especialización en el Laboratorio Europeo para la Física de Partículas (CERN - Suiza), donde se realizó la presente Tesis Doctoral.

Durante mi estancia en el CERN han sido muchas las personas que me han transmitido sus conocimientos y calidad humana. Tengo que empezar dando mi más sincero agradecimiento a Mr. Klaus-Dieter Metzmacher responsable del grupo PO (POwer) de la división PS (Proton Synchrotron), y dentro de este grupo a Mr. Jean-Pierre Royer responsable de la sección CE (Converters and Electronics) en la que trabajé durante los dos años que duró esta beca. En estos dos años, los encargados de supervisar mi trabajo fueron D. Rafael de la Calle y Mr. Frederich Voelker. A D. Rafael de la Calle quiero agradecerle todo el apoyo prestado para que el proyecto pudiese arrancar, así como los múltiples consejos dados durante la realización del trabajo y el interés mostrado en su aplicación práctica. A Mr. Frederich Voelker quiero agradecerle la oportunidad que me brindó para iniciarme en el terreno práctico del control vectorial aplicado a los sistemas de potencia

trifásicos. Su constante interés en este trabajo ha sido para mi un gran aliciente.

Y a todos los componentes del grupo PO por compartir conmigo sus conocimientos en el campo de los aceleradores de partículas, y porque han estado dispuesto en todo momento a darme una mano. En especial a Joaquín Fernández Rovira por sus múltiples consejos tanto en el terreno digital como analógico, su ayuda ha sido fundamental. También a Eduardo Aldaz Carroll y a José Luis Gómez Costa.

A todas las personas que hicieron más agradable mi estancia en Suiza, en especial a Antonio Jiménez de Parga.

Al CERN, por haber sufragado en su mayor parte los gastos de este trabajo.

Y en definitiva, quiero expresar mi agradecimiento a todas aquellas personas que no he nombrado y que de alguna forma han contribuido en la realización de este trabajo.

A mi familia, en especial a mis padres, que me han apoyado en todo momento y a los cuales quiero dedicar la presente Tesis Doctoral.

A mi familia



# Objetivos y resumen

En el campo de los aceleradores de partículas (LEP o el próximo LHC en el CERN - Ginebra, por ejemplo), la trayectoria del haz se controla por campos magnéticos muy precisos generados por un gran número de imanes (imanes principales). Estos imanes requieren fuentes de alimentación capaces de proporcionar corrientes con muy poca deriva y bajo nivel de ruido. Asumiendo campos magnéticos perfectamente uniformes, la trayectoria del haz describirá una circunferencia perfecta. Sin embargo, debido a no idealidades del sistema, se producirán oscilaciones respecto a la trayectoria de referencia que se conocen como efecto “betatrón”. Para reducir la amplitud de estas oscilaciones y conseguir un haz mucho más estable, se intercalan entre los imanes principales varios elementos de corrección, que son los llamados imanes de corrección de baja energía. El campo corrector de estos imanes debe ser tanto positivo como negativo, para conseguir la corrección en los dos sentidos, por lo que requieren ser alimentados por fuentes bipolares. Además, estos convertidores tienen que proporcionar un cruce por cero no problemático de la corriente por la carga y una rápida respuesta para generar la función en corriente requerida. El área de trabajo de estas fuentes depende del tipo de aplicación, aunque valores típicos podrían estar en el rango de  $[\pm 10A, \pm 100V]$  y con un  $di/dt_{\text{máx}}$  de  $100A/s$ .

El diseño e implementación de una moderna fuente de alimentación para este tipo de imanes es el objetivo de la presente Tesis Doctoral.

Las topologías bipolares tradicionalmente utilizadas en el CERN, tanto en el acelerador PS como en el LEP, son los llamados convertidores duales, formados por puentes de tiristores en antiparalelo. La principal desventaja de estas topologías es el voluminoso transformador de  $50Hz$ . Además, al trabajar a frecuencias bajas, el volumen y peso de los elementos pasivos de filtrado aumentan considerablemente y se reduce el ancho de banda del sistema.

Las topologías industriales más comunes para fuentes de alimentación bipolares están constituidas básicamente por una primera etapa de aislamiento a  $50Hz$ , seguida de una etapa de rectificación no controlada y una etapa PWM in-

versora, que actúa como inversor de polaridad. Esta solución tiene como primera desventaja la utilización de un transformador de aislamiento de gran volumen y peso. El rendimiento de estas topologías se reduce considerablemente debido a la presencia de dos etapas de conversión, sobretodo si tenemos en cuenta que generalmente se utiliza conmutación dura para la etapa inversora. Además, durante la fase en la que el imán actúa como generador, la energía se disipa en un elemento resistivo.

Para mejorar el rendimiento, la primera etapa de conversión se sustituye por un convertidor unipolar con conmutación suave y aislamiento a alta frecuencia. Un prototipo con estas características se desarrolló en el CERN en colaboración con el LEII (Laboratorio de Electrónica Industrial e Instrumentación - Universidad de Valencia) [Dede et al., 1997]. Con esta estructura se mejoran de forma considerable el rendimiento y el volumen del convertidor, sin embargo, la estructura no es completamente reversible y la energía del imán cuando actúa como generador se debe disipar en un elemento resistivo.

La etapa de entrada de estas topologías está formada por un rectificador trifásico no controlado, que genera un gran contenido en armónicos en la red eléctrica. Esta polución eléctrica queda penalizada con la aparición de la normativa internacional IEC 1000-3-2 referente al factor de potencia (norma convertida por el CENELEC en la obligatoria europea EN 61000-3-2), que limita el contenido armónico de la corriente de red, así como el factor de desplazamiento respecto a la tensión de red. Esto obliga a la utilización de circuitería adicional, los llamados correctores de factor de potencia o filtros activos, que procesan una cierta cantidad de la potencia total y encarecen el producto.

El grupo LEII, al cual pertenece el autor, ha acumulado experiencia durante varios años en el campo de la corrección del factor de potencia en sistemas de rectificación trifásica. Como resultado de estas investigaciones se han presentado dos tesis doctorales ([Sanchis, 1997] y [Ejea, 2000]) y varias publicaciones. En estos trabajos, la corrección del factor de potencia se realiza mediante la técnica de modulación del vector espacial (SVM), que se explica en el capítulo 2. Para conseguir la bidireccionalidad en tensión y corriente a la salida, necesaria en las aplicaciones para aceleradores de partículas, los interruptores del rectificador se sustituyen por conmutadores de cuatro cuadrantes, capaces de bloquear tensiones tanto positivas como negativas y conducir corrientes en ambas polaridades. La topología resultante, introducida inicialmente en [Holmes and Lipo, 1989], fue estudiada en detalle en [Ejea, 2000], donde se desarrolla un prototipo experimental de  $1,2kW$  en colaboración con el grupo PS/PO del CERN. En dicho prototipo quedaron algunos puntos por resolver como fueron la distorsión de cruce por cero, aumentar la respuesta dinámica y la necesidad de realizar un control totalmente



digital y compatible con los chasis utilizados en el grupo PS/PO.

Paralelamente, en el grupo PS/PO se ha desarrollado como resultado de la colaboración con la Universidad de Pádova y la empresa italiana OCEM, un rectificador trifásico con topología Boost que también utiliza la modulación del vector espacial para realizar la corrección del factor de potencia. Con esta topología, para permitir el funcionamiento en los cuatro cuadrantes se añade una etapa puente completo a la salida [Garcia et al., 2001c]. En las últimas fases de este proyecto participó el autor, realizando estudios de modelización, viabilidad de la fuente en aplicaciones de aceleradores de partículas y la puesta a punto y depuración de errores tras su recepción en el CERN.

Las topologías que acabamos de describir presentan un funcionamiento en los cuatro cuadrantes a la vez que realizan la corrección del factor de potencia a la entrada. Sin embargo tienen como principal inconveniente la necesidad de un voluminoso y pesado transformador de  $50Hz$ , además de los problemas aún no resueltos en [Ejea, 2000].

Con la finalidad de solucionar las deficiencias presentadas por estas topologías y bajo la cooperación entre la Universidad de Valencia y el grupo PS/PO del CERN, surge la presente Tesis Doctoral. La idea base de partida es el estudio, diseño y construcción de una nueva fuente de alimentación para los dipolos de corrección de baja energía con las siguientes características:

- Corrección dinámica del factor de potencia.
- Baja distorsión armónica de la corriente de entrada.
- Funcionamiento en los cuatro cuadrantes.
- Control digital de la corriente de salida.
- Aislamiento galvánico a alta frecuencia entre la fuente y la carga.
- Reducción de peso y tamaño.
- Alto rendimiento.

Los dos primeros puntos se realizan con la implementación explicada en [Sanchis, 1997] y el funcionamiento en los cuatro cuadrantes se añade en [Ejea, 2000]. Sin embargo, para este tipo de topologías la adición del aislamiento a alta frecuencia, a la vez que se mantiene el verdadero funcionamiento en los cuatro cuadrantes, es un tema que no estaba resuelto. Tal y como se explica en [Vlatkovic et al., 1995], el aislamiento galvánico a alta frecuencia se puede implementar si se

divide el proceso de conversión en dos etapas: una primera etapa que llamaremos cicloconvertidor y que genera, a partir de la tensión trifásica de entrada, una señal AC monofásica de alta frecuencia, que permite excitar al transformador de aislamiento cumpliendo el balance voltios-segundo necesario para la no saturación del núcleo; seguido de una etapa rectificadora a alta frecuencia. En el presente trabajo, proponemos la inclusión de un rectificador síncrono a la salida, bidireccional en tensión y corriente para que la estructura resultante sea un verdadero convertidor de cuatro cuadrantes. Este rectificador genera una tensión de salida positiva o negativa según la polaridad deseada.

Esta solución supone un caso particular de los llamados convertidores matriciales. Un convertidor matricial AC-AC trifásico está formado por una matriz de nueve conmutadores de cuatro cuadrantes de forma que cualquier fase de entrada puede ser conectada a cualquier fase de salida en cualquier momento. En principio, para un conjunto dado de tensiones de entrada trifásicas, cualquier conjunto de tensiones de salida puede ser sintetizado sin necesidad de ningún enlace DC intermedio. Mediante la aplicación de la técnica de modulación SVM se puede corregir el factor de potencia bien a la entrada o a la salida.

Los convertidores matriciales tuvieron inicialmente sólo una importancia académica, debido a la difícil implementación de la teoría de modulación del vector espacial en tiempo real. Con la aparición en el mercado de dispositivos de procesamiento de señal cada vez más potentes y económicos, este tipo de topologías está adquiriendo cada vez una mayor importancia a nivel tanto científico como comercial, como pone de manifiesto que la publicación del *Transactions on Industrial Electronics* de Abril de 2002 esté dedicado íntegramente a este tipo de convertidores. Otro de los inconvenientes prácticos de este tipo de topologías deriva del gran número de interruptores puestos en juego, pues todos los elementos de la matriz de conmutación deben ser de cuatro cuadrantes y hay que implementarlos de forma discreta mediante la combinación de interruptores de dos cuadrantes (MOSFET o IGBT con diodo en antiparalelo). En la actualidad la firma Eupec comercializa un módulo con todos los interruptores incorporados, lo que sin duda será un impulso industrial importante para este tipo de topologías.

Se ha optado por realizar un control totalmente digital basado en la teoría de realimentación de estado, e implementado mediante un dispositivo de procesamiento de señal (DSP). El principal inconveniente en este tipo de realimentación es que todas las variables de estado necesitan ser medidas. Para limitar el número de sensores a emplear, se ha incluido un sistema “observador” que permite estimar el valor de las variables de estado no medidas. La ley de control aplicada se basa en la teoría del regulador lineal cuadrático (LQR), que permite, de forma sistemática, obtener unos elevados márgenes de estabilidad.

Por otro lado, la modulación del vector espacial se realiza mediante un dispositivo de lógica programable (FPGA), utilizando un lenguaje de descripción hardware (VHDL).

El análisis de la topología y su control culmina con el diseño de un prototipo experimental de  $1,2kW$  donde se corrobora la certeza de los estudios y resultados preliminares.

El trabajo ha sido realizado en su mayor parte en el CERN - Suiza, donde el autor ha disfrutado de una beca FPI del Ministerio de Ciencia y Tecnología.

La memoria que se presenta la componen siete capítulos cuyo contenido se resume a continuación:

**Capítulo 1** Se describen brevemente las fuentes de alimentación que conforman un acelerador de partículas convencional, centrándonos en las fuentes de alimentación para dipolos de corrección de baja energía. Se describirán las topologías más interesantes que, para este tipo de aplicación, están actualmente funcionando tanto para el acelerador de PS, como las que se aplicarán en el nuevo LHC. Nos centraremos en las nuevas fuentes con control vectorial, siguiendo dos de los proyectos que en este sentido se están realizando en el grupo PS/PO del CERN para realizar una corrección dinámica del factor de potencia, y en los cuales ha colaborado el autor. Finalmente se presenta el esquema eléctrico de la topología propuesta basado en un convertidor matricial con control vectorial para la corrección del factor de potencia y con una modificación que permite incorporar el aislamiento galvánico a alta frecuencia, sin perder el funcionamiento en los cuatro cuadrantes.

**Capítulo 2** Se describe la técnica de modulación del vector espacial aplicada a rectificadores trifásicos tipo Buck, en el que se basa la topología propuesta. Se evalúan diferentes perfiles encontrados en la bibliografía susceptibles de generar un perfil simétrico de la tensión de salida, y que nos permitirán incorporar el aislamiento a alta frecuencia.

**Capítulo 3** Se profundiza en el estudio del convertidor matricial AC-DC bidireccional y con aislamiento galvánico a alta frecuencia. Se analiza el modo de funcionamiento y se propone una secuencia de conmutación segura de los interruptores de cuatro cuadrantes. La conmutación suave de los interruptores se consigue mediante la aplicación de la técnica de desplazamiento de fase y la utilización de un inductor saturable más un condensador de bloqueo.

Se presenta el diseño del prototipo experimental que se ha implementado. Se ha realizado un diseño para una potencia máxima de salida de  $1,2kW$  ( $16A/75V$ ).

Por comodidad, se ha trabajado con una tensión trifásica de entrada de  $110V_{eff}$  por fase.

Se analiza la influencia del filtro de entrada tanto en la corrección del factor de potencia como en la estabilidad del sistema.

Finalmente se presenta el modelo de conmutación utilizado para corroborar el diseño realizado previo al montaje experimental.

**Capítulo 4** Se obtiene el modelo promediado o de gran señal del convertidor diseñado, el cual determina la dinámica de los valores medios de las señales y será utilizado en el posterior capítulo para el diseño del lazo de control de la corriente de salida.

El modelo promediado resultante es un modelo no lineal y debe ser linealizado en torno a un punto de equilibrio para abordar el posterior diseño del circuito de control. En nuestro caso, el modelo linealizado o de pequeña señal se representará en formato de ecuación de estado.

**Capítulo 5** Se describe la técnica de control utilizada para la regulación de la corriente de salida. Para el diseño del controlador se utiliza la teoría de realimentación de estado, que requiere que todas las variables de estado sean accesibles. Para limitar el número de sensores necesarios, se ha incluido un sistema observador que permite predecir el valor de las variables de estado no sensadas. La ley de control aplicada se basa en la teoría del regulador lineal cuadrático (LQR). Se incluye el proceso de diseño que se ha seguido.

La realización del control es totalmente digital. Como el sistema debe trabajar en tiempo real, para conseguir la máxima velocidad de cálculo se ha implementado todo el algoritmo de regulación mediante un procesador digital de señal (*DSP*); mientras que la modulación del vector espacial (*SVM*) se ha realizado mediante un componente de lógica programable (*FPGA*). El conjunto permite trabajar con una frecuencia de conmutación superior a los  $30kHz$  para la presente aplicación, si bien se ha seleccionado una frecuencia de conmutación de  $20kHz$ . Tanto el *DSP* como la *FPGA* principal se encuentran en una misma placa de circuito impreso, que incluye una segunda *FPGA* para la comunicación con la tarjeta de adquisición de datos. Tener todos estos componentes montados en una misma tarjeta es realmente importante, puesto que hace al sistema más inmune al ruido durante la comunicación.

**Capítulo 6** Se describen los resultados experimentales más significativos del prototipo que se ha construido. Los datos se contrastan con las simulaciones

del modelo de conmutación y el modelo de gran señal, que se han implementado respectivamente con SIMPLORER y PSpice. La simulación realizada con SIMPLORER no incluye el lazo de control, pero sí implementa el control de modulación del vector espacial (SVM). Sus resultados son verdaderamente útiles para verificar las formas de onda en régimen estacionario, ya que el modelo tiene en cuenta la frecuencia de conmutación. El comportamiento transitorio del convertidor se verificará mediante las simulaciones del modelo de gran señal, que sí incluye el lazo de regulación del factor de potencia y el control de la corriente de salida.

La coincidencia entre los resultados experimentales y simulados pone de manifiesto la validez del diseño propuesto.

**Capítulo 7** Se presentan las conclusiones, principales aportaciones y posibles trabajos futuros.



# Índice general

Agradecimientos	i
Objetivos y resumen	v
1. Los sistemas de potencia para los imanes de corrección de baja energía	1
1.1. Introducción: Los sistemas de potencia en aceleradores de partículas	1
1.2. El ciclo de PS	5
1.3. Dipolos de corrección de baja energía	6
1.4. Requisitos de los convertidores utilizados en aceleradores de partículas	9
1.5. Especificaciones	10
1.6. Topologías de 4 cuadrantes (4Qs)	11
1.6.1. Antecedentes	12
1.6.2. Rectificadores trifásicos con corrección del factor de potencia	16
1.7. Convertidor matricial con aislamiento a alta frecuencia	21
1.8. Otras aplicaciones de los convertidores de cuatro cuadrantes	23
2. Aplicación del control vectorial al rectificador trifásico tipo Buck	27
2.1. Definición del vector espacio	28
2.2. El control vectorial aplicado al rectificador tipo Buck	30
2.3. Efecto de la distribución de los ciclos de trabajo	36
2.3.1. Contenido en armónicos	39
2.3.2. Rizado de corriente por la bobina de salida	41
2.3.3. Reducción del número de transiciones	41
2.3.4. Realización práctica	42
2.3.5. Conclusión	42

3. Análisis y diseño del convertidor Matricial AC-DC	45
3.1. Introducción . . . . .	45
3.2. Modo de funcionamiento . . . . .	47
3.2.1. Generación de las señales de disparo del cicloconvertidor . .	52
3.2.2. Generación de las señales de disparo del rectificador . . . .	53
3.3. Implementación práctica de los conmutadores bidireccionales . . .	55
3.4. La problemática de la conmutación . . . . .	57
3.4.1. Proceso de conmutación basado en el conocimiento de la dirección de la corriente . . . . .	58
3.4.2. Proceso de conmutación basado en el conocimiento del sig- no de la tensión de entrada . . . . .	59
3.4.3. Proceso de conmutación de cuatro pasos con conocimiento del signo de la tensión . . . . .	60
3.5. Conmutación suave . . . . .	62
3.5.1. Principio de operación . . . . .	64
3.5.2. Principales formas de onda . . . . .	76
3.5.3. Operación ZVS y ZCS . . . . .	79
3.6. Rectificadores síncronos . . . . .	80
3.7. Influencia de la generación de un perfil simétrico sobre la operación SVM . . . . .	82
3.8. Diseño . . . . .	83
3.8.1. Cicloconvertidor . . . . .	83
3.8.2. Transformador de aislamiento . . . . .	85
3.8.3. Rectificador . . . . .	86
3.8.4. Circuito de disparo de los IGBTs . . . . .	87
3.8.5. Filtro de salida . . . . .	87
3.8.6. Secuencia de arranque . . . . .	88
3.9. El filtro de entrada . . . . .	89
3.9.1. Diseño del filtro de entrada . . . . .	91
3.9.2. Influencia del filtro de entrada en la estabilidad del sistema	92
3.9.3. Desfase introducido por el filtro de entrada . . . . .	95
3.10. Verificación del diseño mediante SIMPLORER . . . . .	97
4. Análisis dinámico del convertidor matricial AC-DC	103
4.1. Introducción . . . . .	103
4.2. Leyes de conmutación . . . . .	104
4.3. Modelo de gran señal en coordenadas RST . . . . .	107
4.4. Modelo de gran señal en coordenadas d-q . . . . .	109
4.5. Análisis dinámico del filtro de entrada . . . . .	111



---

4.6.	Ecuaciones de estado del convertidor matricial . . . . .	115
5.	Diseño e implementación del sistema de control . . . . .	117
5.1.	Introducción a la realimentación de estado . . . . .	117
5.2.	Teoría del control óptimo . . . . .	118
5.2.1.	Función de coste . . . . .	118
5.2.2.	Ley de control óptima . . . . .	120
5.2.3.	Problema LQG. Observador de Kalman-Bucy . . . . .	124
5.2.4.	Control LQR y LQG discreto . . . . .	126
5.3.	Diseño del control óptimo . . . . .	128
5.3.1.	Diseño . . . . .	128
5.3.2.	Simulación . . . . .	130
5.4.	Diseño del control del factor de potencia . . . . .	136
5.4.1.	Diseño . . . . .	137
5.4.2.	Simulación . . . . .	137
5.5.	Implementación del control vectorial (SVM) . . . . .	140
5.5.1.	Flujo de diseño . . . . .	140
5.5.2.	Descripción . . . . .	142
5.6.	Implementación del control óptimo . . . . .	145
5.7.	Implementación del control del Factor de Potencia . . . . .	149
5.7.1.	Limitación en la corrección del factor de desplazamiento . .	150
6.	Resultados experimentales . . . . .	153
6.1.	Rendimiento . . . . .	153
6.2.	Medidas del factor de potencia . . . . .	157
6.2.1.	Factor de desplazamiento . . . . .	159
6.2.2.	Factor de distorsión armónica . . . . .	161
6.2.3.	Factor de potencia . . . . .	162
6.3.	Formas de onda en régimen estacionario . . . . .	163
6.4.	Dinámica del circuito: respuesta temporal ante trapecios en la referencia . . . . .	170
6.5.	Conclusión . . . . .	173
7.	Conclusiones . . . . .	179
7.1.	Conclusiones . . . . .	179
7.2.	Principales aportaciones . . . . .	181
7.3.	Trabajos futuros . . . . .	185

A. Análisis de los sistemas de control en el espacio de estados	187
A.1. Representación en el espacio de estados	187
A.2. Controlabilidad y observabilidad	188
A.3. Diseño de controladores en el espacio de estados	189
A.4. Estimadores de estado	189
A.5. Conjunto controlador-estimador. Principio de separación	191
B. Hoja de cálculo MATLAB para el diseño del control óptimo	193
C. Programa VHDL para la modulación SVM	199
D. Programa C para la regulación de la corriente de salida y la corrección del factor de potencia	221
E. Esquemático PSpice	235
F. Esquemas eléctricos	237
Vitae	251

# Índice de figuras

1.1. Esquemático del acelerador de PS, donde se incluyen los aceleradores lineales (LINAC), acelerador Booster (PSB), anillo principal (PS), y las distintas áreas experimentales: AD, East Hall, Isolde. Foto cedida por el CERN. . . . .	3
1.2. Representación esquemática del ciclo de PS (anillo principal) y de PSB (Booster). . . . .	6
1.3. Trayectoria de una partícula pasando a través de una serie de imanes focalizadores y defocalizadores, proyectada sobre el plano horizontal. Un resultado similar se obtiene para el plano vertical. La oscilación “betatrón” tiene lugar a lo largo de la trayectoria de referencia. . . . .	7
1.4. Perfiles de la corriente de salida en los dipolos de corrección de baja energía. . . . .	9
1.5. Convertidor bipolar con conmutación ZVS y filtro activo. . . . .	13
1.6. Convertidor bipolar con conmutación suave. . . . .	14
1.7. Convertidor de cuatro cuadrantes con recuperación de energía. . . . .	15
1.8. Rectificador trifásico tipo Buck con interruptor unidireccional en corriente y bidireccional en tensión. Posibilidad de incluir doble polaridad en la salida mediante incorporación de interruptores bidireccionales en corriente y en tensión (4Qs). . . . .	18
1.9. Rectificador trifásico tipo Boost con interruptores bidireccionales en corriente y unidireccionales en tensión. . . . .	19
1.10. Convertidor matricial. . . . .	20
1.11. Topología propuesta: convertidor matricial AC-DC con aislamiento a alta frecuencia y con recuperación de energía. Se identifican los bloques básico: cicloconvertidor, transformador de aislamiento y rectificador síncrono. . . . .	22
1.12. Primario (a) y secundario (b) y (c) dentro de un ciclo de conmutación. . . . .	23

1.13. Sistema regulado alimentado por panel solar. El conjunto de convertidores BDR/BCR puede alimentarse con un convertidor bidireccional. . . . .	24
1.14. Sistema SMES mediante inversor alimentado por corriente (la carga inductiva hace de fuente). . . . .	25
2.1. Vector espacial: (a) Representación en el marco de referencia fijo $\alpha - \beta$ (componente real e imaginaria); (b) Descomposición en las tres direcciones $e^{-j0}$ , $e^{-j\frac{2}{3}\pi}$ y $e^{-j\frac{4}{3}\pi}$ (sistema de coordenadas $a - b - c$ ); (c) Representación en el marco de referencia móvil $d - q$ . . . . .	29
2.2. Rectificador trifásico tipo Buck con interruptor unidireccional en corriente y bidireccional en tensión. Posibilidad de incluir doble polaridad en la salida mediante incorporación de interruptores bidireccionales en corriente y en tensión (4Qs). . . . .	31
2.3. Nueve combinaciones de interruptores posibles para el rectificador trifásico tipo Buck. En todo momento debe haber uno y sólo un interruptor del bloque superior en conducción y lo mismo para el bloque inferior. . . . .	32
2.4. Construcción del vector espacial correspondiente a la primera combinación de interruptores de la figura 2.3. . . . .	34
2.5. Vectores fundamentales no nulos en el plano $\alpha - \beta$ . Los vectores nulos coinciden con el punto origen. Los vértices de estos vectores forman un hexágono regular. Entre paréntesis se indica el estado ON ('1') - OFF ('0') de los interruptores según la secuencia ( $S_{pr}$ $S_{ps}$ $S_{pt}$ $S_{nr}$ $S_{ns}$ $S_{nt}$ ). . . . .	35
2.6. Síntesis del fasor de corriente I en función de sus vectores base adyacentes en el sector II. . . . .	36
38	
2.8. Espectro de la corriente por la fase R para las distribuciones vistas en la figura 2.7. No se han representado los armónicos con una amplitud menor del 0.5% respecto al armónico principal . . . . .	40
2.9. Rizado de corriente para las tres distribuciones de los ciclos de trabajo vistas en la figura 2.7. . . . .	41
3.1. Topología 4Qs con aislamiento a alta frecuencia. . . . .	48
3.2. Subdivisión del periodo de red en los distintos sectores ( I a VI ). Las corrientes de línea a generar estarán en fase con sus respectivas tensiones. . . . .	49

3.3. Dos posibles perfiles de tensión en el primario del transformador, dentro de un ciclo de conmutación. Se ha implementado el perfil (a).	49
3.4. Subtopologías equivalentes al convertidor Puente Completo. . . . .	50
3.5. (a) Generación de la tensión $V_p$ en función de las tensiones fase a fase; (b) generación de las corrientes de fase $i_R, i_S, i_T$ y sus valores medios. . . . .	51
3.6. Señales de disparo de los interruptores del cicloconvertidor en el sector I. Asignación de las señales auxiliares. . . . .	53
3.7. Formas de onda en tensión y corriente ideales en el secundario del transformador, junto con los conmutadores del rectificador que están en conducción. . . . .	54
3.8. Topologías de conmutadores 4Qs. . . . .	56
3.9. Convertidor matricial con 2 fases para el entendimiento del problema en la conmutación. . . . .	57
3.10. Diagrama de tiempos para la estrategia de conmutación de cuatro pasos. . . . .	59
3.11. Camino de corriente que se establece durante el tiempo muerto. . .	60
3.12. Conmutadores a mantener continuamente a ON (a) en cada sector para obtener una conmutación segura, para el caso del cicloconvertidor (b). . . . .	61
3.13. Subtopologías X e Y dibujadas en forma Puente Completo. . . . .	63
3.14. Señales de disparo y tensión de salida ( $V_p$ ) clásicas de un puente H con desplazamiento de fase. . . . .	64
3.15. Estado de partida. $S_{ps}$ y $S_{ns}$ a ON, y la tensión $V_p$ nula. . . . .	67
3.16. Estado 1. Carga y descarga de las capacidades equivalentes $C_{pr+}$ y $C_{ps-}$ . . . . .	68
3.17. Estado 2. Conducción del diodo en antiparalelo $D_{pr+}$ . . . . .	68
3.18. Estado 3. Inversión de la polaridad de la corriente por primario. .	69
3.19. Estado 4. Estado estacionario en la generación del pulso positivo de $V_p$ . . . . .	70
3.20. Estado 5. Carga/descarga de las capacidades equivalentes $C_{ns+}/C_{nr-}$ .	71
3.21. Estado 6. Conducción del diodo en antiparalelo $D_{nr-}$ . Estacionario nulo. . . . .	71
3.22. Estado 7. Carga/descarga de $C_{pr+}/C_{pt-}$ . . . . .	72
3.23. Estado 8. Conducción del diodo en antiparalelo $D_{pt-}$ y $S_{pt+}$ . . . .	73
3.24. Estado 9. Cambio de polaridad en la corriente de primario. . . . .	73
3.25. Estado 10. Transferencia de energía desde la entrada a la carga durante el pulso negativo de $V_p$ . . . . .	74

3.26. Señales auxiliares que permiten la generación de los comandos de puerta de cada uno de los interruptores individuales. Se indican explícitamente los comandos de puerta en el sector I. . . . .	75
3.27. Principales formas de onda. . . . .	78
3.28. Detalle de la corriente de primario durante la transición de $\pm V_p$ a 0 y parte del periodo nulo. . . . .	79
3.29. Estudio de las conmutaciones a ON y a OFF. Esta representación se ha realizado mediante la simulación con SIMPLORER del modelo de conmutación explicado en el apartado. 3.10 . . . . .	81
3.30. Fotografía del prototipo experimental, donde se observa el chasis de potencia, el chasis de disparo de los IGBTs y el chasis digital, que incluye un panel frontal para comando OFF-STBY-ON. . . . .	84
3.31. Tensión rectificadora y corriente por el inductor de salida. Medida del rizado de corriente por el inductor de salida. Estas formas de onda han sido obtenidas mediante simulación con SIMPLORER del modelo de conmutación para $m=0.5$ . El valor simulado de rizado máximo obtenido es de 0.81A frente a 0.83A calculados teóricamente. Se ha representado $V_{rec} \times 50m$ e $(i_L \times 2 - 6)$ . . . . .	89
3.32. Filtro de entrada trifásico. . . . .	90
3.33. Filtro de entrada con red de amortiguamiento y para magnitudes vectoriales: $\vec{v}_i = (v_R, v_S, v_T)$ , $\vec{i}_i = (i_R, i_S, i_T)$ , $\vec{v}'_i = (v'_r, v'_s, v'_t)$ , $\vec{i}'_i = (i'_r, i'_s, i'_t)$ . . . . .	91
3.34. (a) Equivalente de Thevenin del filtro de entrada, junto con la impedancia de entrada del convertidor ( $Z_i$ ) para una carga $R_m - L_m$ ; (b) modelo equivalente del convertidor sin filtro de entrada, donde $Z_f$ representa la impedancia del filtro de salida y la carga. . . . .	93
3.35. Representación en frecuencia de la impedancia de salida del filtro de entrada y la impedancia de entrada del convertidor. La representación se ha realizado mediante PSpice para los valores: $R_m = 5,8$ , $L_m = 70mH$ , $m = 0,8$ (condiciones de peor caso). Para el filtro de entrada se ha considerado la red de amortiguamiento descrita en la tabla 3.6. . . . .	95
3.36. Desfase introducido por el filtro de entrada en función de la potencia de salida, con $\eta = 80\%$ y $V_m = 155,5V$ . . . . .	97
3.37. Esquemático SIMPLORER: Bloque de potencia. . . . .	99
3.38. Esquemático SIMPLORER: Bloque para la generación de las señales auxiliares. Se representan únicamente dos secuencias de conmutación. . . . .	101
3.39. Esquemático SIMPLORER: Bloque que distribuye las señales de disparo de los rectificadores en función del cuadrante de operación. . . . .	101

3.40. Esquemático SIMPLORER: Bloque para la distribución de las señales auxiliares a cada interruptor particular en función del sector.	102
4.1. Modelo circuital equivalente del convertidor AC-DC con transformador DC ideal. Se ha sustituido el bloque cicloconvertidor por su rectificador trifásico equivalente. . . . .	104
4.2. Principales formas de onda del rectificador trifásico tipo Buck. . .	106
4.3. Modelo circuital promediado del rectificador trifásico tipo Buck en lazo abierto. . . . .	108
4.4. Modelo promediado del rectificador trifásico tipo Buck con aislamiento, en el marco de referencia móvil ( $d - q$ ). . . . .	110
4.5. Modelo de gran señal del filtro de entrada trifásico en coordenadas móviles ( $d - q$ ). . . . .	112
4.6. Modelo promediado del convertidor matricial con aislamiento a alta frecuencia junto con el filtro de entrada en coordenadas $d - q$ y carga $R_m - L_m$ (imán). . . . .	112
4.7. Respuesta en frecuencia del ángulo de la corriente de fase frente a cambios en el ángulo de la corriente generada por el convertidor matricial. . . . .	113
4.8. Diagrama de Bode de la función de transferencia de la planta en lazo abierto $\left(\frac{\tilde{i}_{out}}{\tilde{m}}\right)$ . La simulación PSpice se realiza añadiendo una fuente AC de 1mV en serie con el índice de modulación estático $m$ y midiendo el efecto sobre la corriente de salida. . . . .	114
4.9. Audiosusceptibilidad en lazo abierto. . . . .	115
4.10. Modelo equivalente del convertidor matricial para un desfase $\varphi = 0$ . Se especifican las variables de estado del sistema. . . . .	116
5.1. Diagrama del sistema realimentado con referencia no nula, donde $G_{ff}$ es la ganancia directa y $K$ la ganancia de realimentación . . .	119
5.2. Diagrama de bloques del sistema realimentado con observador de estado completo. . . . .	120
5.3. Síntesis del sistema LQG. . . . .	125
5.4. Esquemático del bloque de potencia junto con su circuitería de control para la regulación de la corriente de salida. . . . .	129
5.5. Diagrama de Bode de la ganancia de lazo discreta. MF = 44.7°, MG=13.6dB. La máxima frecuencia de representación es la frecuencia de Nyquist (mitad de la frecuencia de muestreo). . . . .	132

5.6. Diagrama de Nyquist del control diseñado, donde se ha incluido la circunferencia de radio unidad y se ha dibujado el margen de ganancia y de fase del sistema. . . . .	133
5.7. Diagrama de Bode de la ganancia de lazo del sistema continuo equivalente. . . . .	134
5.8. Modelo SIMULINK de la planta y el sistema de regulación óptimo.	134
5.9. Respuesta de la corriente de salida ante un escalón unitario en la referencia de corriente. . . . .	135
5.10. Corriente de referencia y de salida, y tensión de salida. Se observa como la salida sigue perfectamente a la referencia. Se ha acortado la duración del tramo plano respecto a la figura 1.4 (b), para reducir el tiempo de simulación. . . . .	135
5.11. Diagrama de Bode de la ganancia de lazo $\left(\frac{m_{out}}{m_{in}}\right)$ . . . . .	136
5.12. Lazo de regulación para la corrección del factor de potencia. . . . .	137
5.13. Diagrama de Bode de la ganancia de lazo del circuito de corrección del factor de potencia, con los dos lazos cerrados. . . . .	138
5.14. Diagrama de Bode de la función de transferencia en lazo cerrado $\left(\frac{\tilde{i}_{out}}{\tilde{i}_{ref}}\right)$ . Variación de la corriente de salida frente a una variación AC en la referencia. . . . .	139
5.15. Audiosusceptibilidad en lazo cerrado. Simulación del modelo implementado mediante PSpice añadiendo un generador AC en la entrada $v_d$ . . . . .	140
5.16. Herramientas software utilizadas y flujo de diseño. Todas las herramientas utilizadas para la programación de la FPGA fueron ejecutadas en una estación de trabajo Sun. . . . .	141
5.17. Diagrama de bloques del conjunto FPGA/DSP para la implementación del control vectorial y el control óptimo de la corriente de salida. Se incluye la tarjeta DSP, tarjeta ADC, comando de puerta (TGC) y circuito de disparo aislado de los IGBTs. . . . .	144
5.18. Fotografía de la Tarjeta DSP, donde se observan los tres componentes fundamentales: DSP, FPGA para la comunicación con el ADC, y FPGA para la generación de los comandos de puerta de acuerdo con la modulación SVM. . . . .	145
5.19. Señales PWM (DutyA, DutyB, DutyC) que permiten generar el perfil $V_p$ deseado. Las señales auxiliares $x_1, x_2, y_1, y_2, z_1, z_2$ se construyen a partir de los flancos de subida y bajada de las señales PWM. La señal $s$ permite separar el funcionamiento de los dos semiperiodos que se caracterizan por tener intercambiados $d_A$ y $d_B$ .	146



5.20. Bloque esquemático del programa VHDL que implementa la modulación SVM. . . . .	147
6.1. Forma de onda $I_D - V_{DS}$ para el IGBT $g_{pr+}$ durante el proceso de conmutación a ON. Estimación de las pérdidas en conmutación. Condiciones de medida: $V_{in} = 110 V_{eff}$ ; $I_{out} = 8 A$ . Ch1: $I_{DS}$ (2 A/div); Ch3: $V_{DS}$ (100 V/div). . . . .	155
6.2. Forma de onda $I_D - V_{DS}$ para el IGBT $g_{pr+}$ durante el proceso de conmutación a OFF. Estimación de las pérdidas en conmutación. Condiciones de medida: $V_{in} = 110 V_{eff}$ ; $I_{out} = 8 A$ . Ch1: $I_{DS}$ (2 A/div); Ch3: $V_{DS}$ (100 V/div). . . . .	156
6.3. Ejemplo de una conmutación a OFF del tipo ZVS. Forma de onda $I_D - V_{DS}$ para el IGBT $g_{pr+}$ durante el proceso de conmutación a OFF. Condiciones de medida: $V_{in} = 110 V_{eff}$ ; $I_{out} = 8 A$ . Ch1: $I_{DS}$ (2 A/div); Ch3: $V_{DS}$ (100 V/div). . . . .	158
6.4. Rendimiento del prototipo experimental en función de la corriente de salida. . . . .	158
6.5. Mediada del factor de desplazamiento en función de la corriente de salida. . . . .	159
6.6. Forma de onda de la corriente de entrada y tensión de entrada de la fase R, sin corrección del factor de desplazamiento. Condiciones de medida: $V_{in} = 110 V_{eff}$ ; $I_{out} = 8 A$ . Ch3: $I_R$ (2 A/div); Ch4: $0,05V_R$ — divisor resistivo (5 V/div). . . . .	160
6.7. Forma de onda de la corriente de entrada y tensión de entrada de la fase R, con el lazo de regulación del factor de desplazamiento funcionando. Condiciones de medida: $V_{in} = 110 V_{eff}$ ; $I_{out} = 8 A$ . Ch3: $I_R$ (2 A/div); Ch4: $0,05V_R$ — divisor resistivo (5 V/div). . . . .	160
6.8. Forma de onda de la corriente de entrada y tensión de entrada de la fase R, con el lazo de regulación del factor de desplazamiento funcionando. Condiciones de medida: $V_{in} = 110 V_{eff}$ ; $I_{out} = 15 A$ . Ch3: $I_R$ (5 A/div); Ch4: $0,05V_R$ — divisor resistivo (5 V/div). . . . .	161
6.9. Medida de la distorsión armónica total de la corriente de entrada (fase R) para una corriente de salida de 15A. Se incluye con trazo continuo el límite que establece la normativa EN 61000-3-2. . . . .	162
6.10. Medida del factor de potencia en función de la corriente de salida. . . . .	163
6.11. Tensión en el primario del transformador para una corriente de salida de 5 A. Condiciones de medida: $V_{in} = 110V_{eff}$ , $I_{out} = 8A$ , Ch1: 100 V/div. . . . .	164